

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 08101400
PUBLICATION DATE : 16-04-96

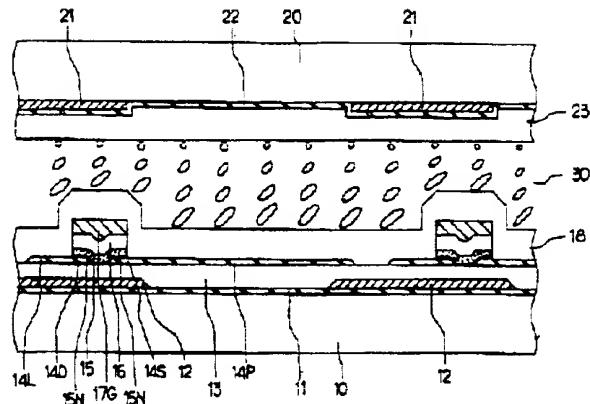
APPLICATION DATE : 30-09-94
APPLICATION NUMBER : 06237483

APPLICANT : SANYO ELECTRIC CO LTD;

INVENTOR : NISHIKAWA RYUJI;

INT.CL. : G02F 1/136 G02F 1/1335 G02F
1/1343 H01L 29/786 H01L 21/336

TITLE : LIQUID CRYSTAL DISPLAY DEVICE

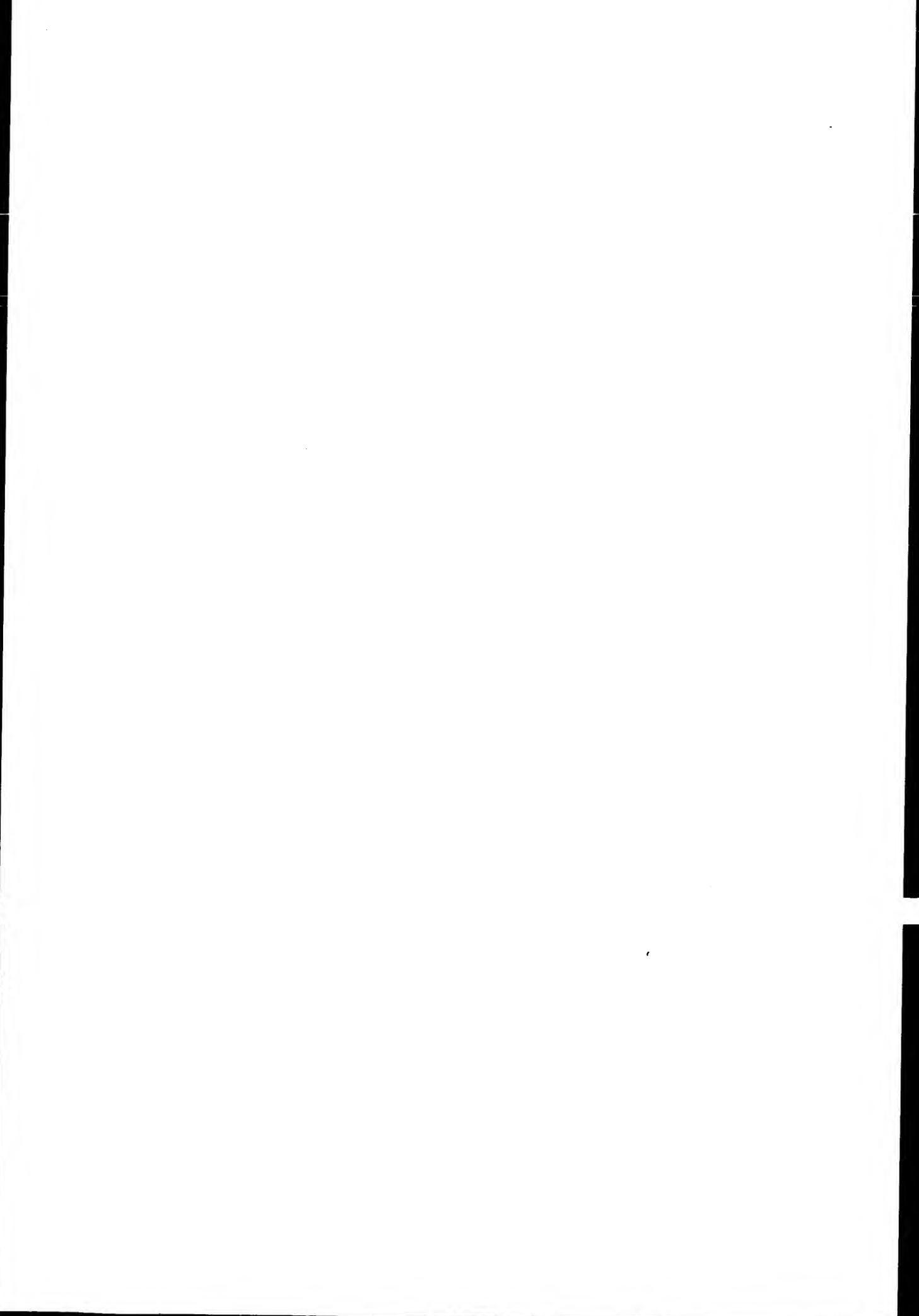


ABSTRACT : PURPOSE: To improve an opening rate and to increase auxiliary capacitance by forming auxiliary capacitor electrodes of transparent conductive layers and disposing these electrodes opposite to each other over the entire surface of display electrodes.

CONSTITUTION: The transparent auxiliary capacitor electrodes 11 are entirely formed on a transparent substrate 10 and the light shielding layers 12 are formed on the auxiliary capacitor electrode 11. Interlayer insulating layers 13 are formed over the entire surface covering these auxiliary capacitor electrodes 11 and the light shielding layers 12. The auxiliary capacitor electrodes 11 are formed of the transparent conductive layers over the entire surface and the auxiliary capacitors are formed over the entire region of the display electrodes, by which the auxiliary capacitance is increased and the opening rate is improved. The use of the transparent conductive layers for the auxiliary capacitor

forming a black matrix on a TFT array substrate side. The transparent auxiliary capacitor electrodes 11 are disposed separately from the black matrix, by which the high opening rate and the large auxiliary capacitance are simultaneously realized.

COPYRIGHT: (C) JPO



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-101400

(43)公開日 平成8年(1996)4月16日

(51)Int.Cl.^b

G 0 2 F 1/136 5 0 0
1/1335 5 0 0
1/1343

H 0 1 L 29/786

識別記号

庁内整理番号

F I

技術表示箇所

9056-4M

H 0 1 L 29/ 78

6 1 2 Z

審査請求 未請求 請求項の数 6 O L (全 8 頁) 最終頁に続く

(21)出願番号

特願平6-237483

(71)出願人 000001889

三洋電機株式会社

(22)出願日

平成6年(1994)9月30日

大阪府守口市京阪本通2丁目5番5号

(72)発明者 西川 龍司

大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

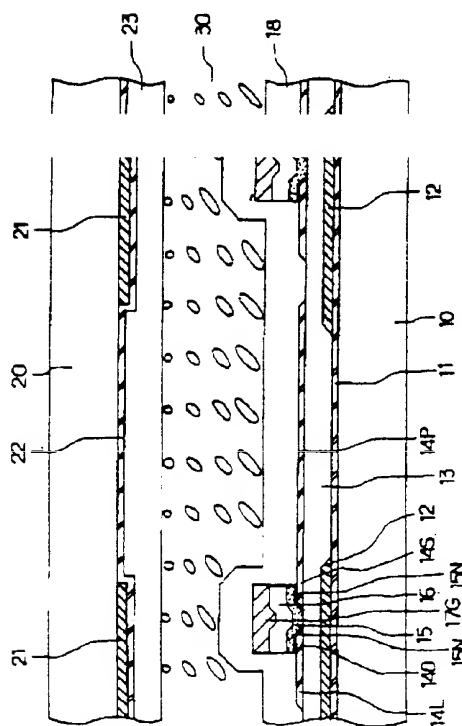
(74)代理人 弁理士 岡田 敏

(54)【発明の名称】 液晶表示装置

(57)【要約】

【目的】 正スタガーモード TFTを用いた液晶表示装置において、開口率を向上するとともに、補助容量を増大し

【構成】 透明導電層からなる補助容量電極(11)を全面的に形成し、補助容量電極(11)上には、ブラックマトリクスとなる遮光層(12)が形成されている。表示電極(14P)の全域が補助容量として用いられるとともに、遮光層(12)はマスク合わせのずれのみを考慮して表示電極(14P)に重複されるため、開口率の大幅向上と補助容量の増大が実現される。



1

2

【特許請求の範囲】

【請求項1】 第1の基板上に交差して配置された複数のゲートラインと複数のドレインライン、

前記ゲートラインとドレインラインに囲まれた領域に配置された複数の表示電極、

前記ゲートラインとドレインラインの交差部で、前記ドレインラインに一体のドレン電極と前記表示電極に一体のソース電極が近接された領域上に半導体層、該半導体層上に絶縁層、及び、該絶縁層上に前記ゲートラインに一体のゲート電極が積層されてなる薄膜トランジスタ、

前記表示電極に対向し補助容量を構成する補助容量電極、

及び、第2の基板上に全面的に形成され、液晶を挟んで前記各表示電極に共通に対向し、各対向部で表示画素容量を構成する共通電極、とを有する液晶表示装置において

前記補助容量電極は基板上に全面的に形成された透明導電層からなり、層間絶縁層を挟んで前記各表示電極に共通に対向することを特徴とする液晶表示装置。

【請求項2】 前記補助容量電極上には、前記薄膜トランジスタを覆う第1の遮光層が形成されていることを特徴とする請求項1記載の液晶表示装置。

【請求項3】 前記補助容量電極上には、前記表示電極の周縁部を覆う第2の遮光層が形成されていることを特徴とする請求項2記載の液晶表示装置。

【請求項4】 前記第2の遮光層は、前記第1の遮光層と一体であることを特徴とする請求項3記載の液晶表示装置。

【請求項5】 前記第2の遮光層は、前記表示電極間に全域に設けられ、かつ、前記第2の基板には、前記表示電極に平面的に対応するとともに、前記表示電極の周囲を前記第1の遮光層及び前記第2の遮光層によって遮光された領域を除いた表示電極の開口部にナキナキ開口

する請求項4記載の液晶表示装置。

【請求項6】 前記補助容量電極は、前記第1の基板の周縁部には不在であることを特徴とする請求項1から請求項5のいずれかに記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は液晶表示装置に関し、特に、ブラックマトリックスをTFTアレイ基板側に形成して開口率を向上した液晶表示装置に関する。

【0002】

【従来の技術】 液晶表示装置は薄型、軽量、低消費電力などの特徴があり、OA機器、AV機器などの分野で実用化が進んでいる。特に、スイッチング素子として、薄膜トランジスタ（以下、TFTと略す）を用いたアクティブマトリックス型は、原理的にデューティ比100%の

スタティック駆動をマルチプレクス的に行うことができ、大画面、高精細な動画ディスプレイに使用されている。

【0003】 アクティブマトリックス型液晶表示装置では、対向配置された透明電極間に液晶が封入されてなる液晶容量に所望の電圧が印加可能に構成された表示画素が、マトリックス状に配列されている。透明電極はそれぞれ透明基板により支持されており、一方はマトリックス状に形成された表示電極であり、他方は全面的に形成された共通電極である。各表示電極にはそれぞれ薄膜トランジスタ（TFT：ThinFilm Transistor）が接続され、入力信号電圧が選択される。各TFTは線順次走査により選択されて、同一行について全てONされ、これに同期したデータ信号電圧が表示電極に印加される。このようにして液晶容量に印加された電圧はTFTのOFF抵抗により次フィールドで書き換えられるまで保持され液晶層に一定の電界が形成される。液晶は静電的に反応して光学的状態が変化し、透過光が変調される。画素ごとに光の変調を制御することにより、透過光が合成されて視認され表示画像となる。

【0004】 TFTとして、半導体層に対してゲートを上層に配した正スタガーモードを用いた場合、TFT基板の製造はマスク数3枚で製造が可能であり、コストが低い。図5に、このような構造の液晶表示装置であって、特に、表示画素間の変調されない光を遮断してコントラスト比を向上するブラックマトリックをTFTアレイ基板側に形成したものについて画素部の単位構造を示している。（a）は平面図であり、（b）は断面図である。

基板（50）側に、走査信号用のゲートライン（57L）とデータ信号用のドレインライン（54L）が交差して配置され、両ライン（57L, 54L）に囲まれた領域には表示電極（54P）が形成されている。両ライン（57L, 54L）の交差部には、透明な基板（51）

（50）上に、更に、ソース・トレイン電極（54S, 54D）、a-Si層（55）、ゲート絶縁層（56）及びゲート電極（57G）が順次積層されTFTが形成されている。表示電極（54P）の周縁には、補助容量電極（52）が配置され、層間絶縁層（53）を挟んで表示電極（54P）に部分的に重畳されて補助容量を形成している。

【0005】 この構造においては、補助容量電極（52）に特徴がある。即ち、補助容量電極（52）は補助容量を形成するとともに、表示電極（54P）の周縁部を覆う形状に形成することにより遮光層として利用し、これをブラックマトリックスとして機能させることにより、開口率を向上している。通常、ブラックマトリックスを対向基板側に形成した場合、貼り合わせ時のずれが大きいので、表示電極の周囲から漏れた変調されない光を遮断するために、5~10μmの貼り合わせマージンが

必要となり、結果的に有効表示領域が縮小し、開口率が低下する。これに対して、ブラックマトリックスをTFTアレイ基板側に形成することにより、アライメント時のズレを見込んだ位置合わせマージンが $2 \sim 3 \mu\text{m}$ に低減されるため、開口率が向上する。

【0006】補助容量電極(52)は、TFTの裏面からの入射光を遮断する遮光層(51)とともに、ガラスなどの透明な基板(50)上でC_rなどから形成されている。全面にはこれらを覆ってSiNXなどの層間絶縁層(53)が形成されている。表示電極(54P)とドレインライン(54L)は、層間絶縁層(53)上でITOなどにより形成されている。表示電極(54P)及びドレインライン(54L)の一部は互いに近接されて、それぞれソース電極(54S)及びドレイン電極(54D)となっており、両電極(54S, 54D)上には、チャンネル層となるa-Si(55), SiNXなどのゲート絶縁層(56)、及び、Alなどのゲート電極(57G)が積層されてTFTを構成している。ゲートライン(57L)は、TFT部と一体のa-Si(55)とゲート絶縁層(56)からなる積層体上に配置されている。ゲートライン(57L)とゲート電極(57G)は一体で、a-Si(55)及びゲート絶縁層(56)もこれと同じパターンに形成されている。また、a-Si(55)とソース電極(54S)、及び、a-Si(55)とドレイン電極(54D)の間には、燐などの不純物イオンを注入にして抵抗を下げたN+型a-Si(55N)を介在させ、オーミック特性を向上している。これらを覆う全面には、液晶の配向を制御する目的で、ポリイミドなどの配向膜(58)を形成し所定のラビング処理を施すことにより表面処理がなされている。

【0007】このような構造のTFT基板に対向して配置された基板(60)上には、表示領域に対応して開口部

れ、これを覆ってITOの共通電極(62)が全面的に形成されている。更に表面には、TFT基板側と同様にポリイミドの配向膜(63)が形成され、対向基板となっている。両基板の間には液晶層(70)が設けられている。

【0008】

【発明が解決しようとする課題】図5に示した従来構造は、非透明な補助容量電極(52)による表示領域の損失を避けるため、補助容量電極(52)を表示電極(54P)の周縁に配置したものである。即ち、これによりブラックマトリックスを兼用する補助容量電極(52)の合わせマージンによる表示領域の損失と、補助容量を構成する補助容量電極(52)の遮光による表示領域の損失を同一領域にし、結果的に、表示領域の縮小を少なくして、開口率を向上している。この構造により、例えば、ブラックマトリックスを対向基板側に形成した場合の

表示領域の損失に対応して、TFTアレイ基板側に補助容量を作り込むことにより、補助容量電極による表示領域の損失分が無くなるとともに、相当に大きな補助容量も形成できる。

【0009】しかし、この構造では、例えば表示領域の損失を補助容量電極(52)のアライメントマージンのみにして、最低に抑えた場合、補助容量値をそれ以上に大きくすることは不可能となる。また、所定値の補助容量を形成すると表示領域の損失が避けられない。即ち、従来の構造では飛躍的な開口率の向上と、補助容量の増大は両立できなかった。

【0010】特に、プロジェクションTVなどの投射型では、十分な明るさを得るとともに、強い光が入射してTFTのOFF抵抗が下がってリーキが生じることのないように、補助容量を十分に大きくし、電圧保持特性を維持する必要がある。

【0011】

【課題を解決するための手段】本発明はこの目的を達成するために成されたもので、第1に、一方の基板上に交

20 差して配置された複数のゲートラインと複数のドレインライン、前記ゲートラインとドレインラインに囲まれた領域に配置された複数の表示電極、前記ゲートラインとドレインラインの交差部で、前記ドレインラインに一体のドレイン電極と前記表示電極に一体のソース電極が近接された領域上に半導体層、該半導体層上に絶縁層、及び、該絶縁層上に前記ゲートラインに一体のゲート電極が積層されてなる薄膜トランジスタ、前記表示電極に向し補助容量を構成する補助容量電極、及び、他方の基板上に全面的に形成され、液晶を挟んで前記各表示電極30 に共通に対向し、各対向部で表示画素容量を構成する共通電極、とを有する液晶表示装置において、前記補助容量電極は基板上に全面的に形成された透明導電層からなり、層間絶縁層を挟んで前記各表示電極に共通に対向す

【0012】第2に、第1の構成において、前記補助容量電極上には、前記薄膜トランジスタ及び前記表示電極の周縁部を覆う第1の遮光層が形成された構成である。

第3に、第2の構成において、前記第1の遮光層は、前記表示電極間の全域に設けられ、かつ、前記他方の基板40 には、前記表示電極に平面的に対応するとともに、前記表示電極の周囲を前記第1の遮光層によって遮光された領域を除いた表示電極の開口部よりも大きな開口部を有する第2の遮光層が形成された構成である。

【0013】第4に、第1から第4のいずれかの構成において、前記補助容量電極は、前記第1の基板の周縁部には不在とした構成である。

【0014】

【作用】前記第1の構成で、補助容量電極を透明導電層により形成し、表示電極の全面に対向配置することにより、表示電極の全領域が表示領域として有効となって表

示領域の損失が無くなり、開口率が向上する。また、表示電極の全領域が補助容量に利用されるため大きな容量値を取ることができる。即ち、飛躍的な開口率の向上と補助容量の増大が両立できる。

【0015】前記第2の構成で、ゲート電極の反対側より半導体層を覆う第1の遮光層を形成することにより、裏面からの光入射によるOFF時のリーク電流が防がれ、表示画素用の印加電圧の保持特性が向上する。また、第1の遮光層を表示電極の周縁を覆う領域に形成することにより、表示電極が形成された基板側で、表示電極と第1の遮光層の位置合わせが行われ、基板の貼り合わせ時の位置合わせよりも、比較的精度の高いマスクアライメントにより行うことができる。このため、表示領域を縮小するマージンが小さくなり、開口率が向上する。

【0016】前記第3の構成で、表示電極が形成された側の基板の開口部よりも大きな開口部を有する第2の遮光層を共通電極が形成された基板側に形成することにより、貼り合わせのずれによって共通電極側の開口部が表示電極側の開口部からはみだして開口率が低下するのが防がれる。また、液晶層中で変調された光は回折現象により広がって進むので、共通電極側の開口部を表示電極側の開口部よりも大きくすることにより、表示電極を透過した光の利用効率が高まり透過量が増大し、結果的に開口率が上昇する。更に、表示電極間の全域に形成された第1の遮光層と、これに略対応する第2の遮光層の間で、回折により遮光層のエッジ部から回り込んだ光を反射させ、開口部より射出させることができる。これにより、光の利用効率が更に高まり、透過量が増大する。

【0017】前記第4の構成で、基板周縁部で補助容量電極を不在とすることにより、導電パターンの形成工程完了後に大基板を切断してパネルごとに分割する際、補助容量電極が基板端の側面から露出されるのが防がれ

て手ぬき刃が防かれ、信頼性が向上する。

【0018】

【実施例】統いて、本発明の実施例を図面を参考しながら説明する。図1は本実施例に係る液晶表示装置の単位画素の平面図であり、図2は図1のA-A線に沿った断面図である。透明な基板(10)上には透明な導電性材料からなる補助容量電極(11)が全面的に形成され、補助容量電極(11)上にはブラックマトリクスを兼ねた遮光層(12)が形成されている。これら補助容量電極(11)及び遮光層(12)を覆う全面には層間絶縁層(13)が形成され、層間絶縁層(13)上にはゲートライン(17L)とドレインライン(14L)が交差して配置されている。両ライン(17L, 14L)の交差部には、基板(10)上に補助容量電極(11)、遮光層(12)、層間絶縁層(13)が積層された上にソース電極(14S)とドレイン電極(14D)が近接し

て配置され、この上には更に半導体層(15)、ゲート絶縁層(16)、ゲート電極(17G)が順次積層されTFTを構成している。ゲートライン(17L)はTFT部と一体的に半導体層(15)とゲート絶縁層(16)からなる積層体上に配されている。

【0019】ゲートライン(17L)とドレインライン(14L)に囲まれた領域には表示電極(14P)が形成され、層間絶縁層(13)を挟んで補助容量電極(12)に対向し補助容量を構成している。表示電極(14P)の周囲にはTFT部と一体の遮光層(12)が形成され、層間絶縁層(13)を挟んで表示電極(14P)の周縁に部分的に重疊されている。特に、本実施例では、遮光層(12)を開口部以外の全域、即ち、ゲートライン(17L)とドレインライン(14L)上の領域にも設けている。

【0020】画素部では、液晶層(30)を挟んで対向配置された基板(20)上に、遮光層(21)が形成され、これを覆う全面に透明導電層からなる共通電極(22)が形成されている。遮光層(21)は、基板(10)側の遮光層(12)よりも小さく、即ち、その開口部を、平面的に対応する基板(10)側の遮光層(12)の開口部よりも大きく形成している。

【0021】また、両基板表面には配向膜(18, 23)が形成され、液晶の配向を制御している。本発明では、このように、TFTアレイ基板(10)側にブラックマトリクスを兼ねた遮光層(12)を形成することにより開口率を大幅に向上している。即ち、ホトエッチ時のマスク合わせによって高精度に位置が決定されるため、遮光層(12)と表示電極(14P)の位置ずれが小さく、マージンを小さくすることができる。従って、遮光層(12)と表示電極(14P)との重疊による表示領域の損失が減少し、開口率が向上する。

【0022】また、補助容量電極(11)を透明導電層

の全領域に形成することにより、補助容量を大きくしている。また、従来のように遮光性の補助容量電極による表示領域の損失分がなくなるので開口率が向上する。補助容量電極(11)に透明導電層を用いることは、更に、ブラックマトリクスをTFTアレイ基板側に形成する構造において、高開口率化を促進する。即ち、位置合わせマージンを縮小しブラックマトリクスを兼ねた補助容量電極の表示電極への重疊を少なくすることは補助容量の減少をともなうが、透明な補助容量電極(11)をブラックマトリクスと別に設けることにより、高開口率と大補助容量を同時に実現できる。

【0023】このような、補助容量電極(11)を有する構造は、TFTのゲートを半導体層に対して上層に配した正スタガー型が適している。逆スタガー型に適用すると、基板上に補助容量電極、(遮光層、)層間絶縁層、ゲート電極、ゲート絶縁層、半導体層、ソース・ド

レイン電極が順に積層されるが、この構造では次のような問題がある。ゲート層が表示電極よりも下にあるため、ゲートと補助容量電極間の寄生容量のために、ゲート信号に歪みが生じる。ゲート信号の歪みは TFT のスイッチング動作に直接影響を及ぼす。これを避ける目的で、寄生容量を小さくするために層間絶縁層を厚くすると、ゲート絶縁層も加えた厚みのために補助容量が減少し、本構造を採用する効果が失われる。また、ゲート絶縁層をバーニングして TFT 部のみに残す構造では、TFT と表示電極の段差が大きくなり、配向膜 (18) 表面の凹凸によって液晶の配向が乱れ、リバースチルトドメインやディスクリネーションなどの問題を招く。

【0024】また本発明では特に、ITO の補助容量電極 (11) 上に、ブラックマトリクスとなる遮光層 (12) を積層している。これにより、ITO の高抵抗を補償して充電特性の低下を防ぐとともに、遮光層 (12) の膜厚による補助容量電極 (11) の段切れを防いでいる。図 3 は補助容量電極信号入力側基板端の平面図であり、図 4 は図 3 の B-B 線に沿った断面図である。

【0025】画素部と同様に、基板 (10) 上に、補助容量電極 (11) 及び遮光層 (12) が積層形成された上に層間絶縁層 (13) を挟んで、基板 (10) の端に沿った帯域に補助容量入力電極 (14C) が形成されている。補助容量入力電極 (14C) は、端部が補助容量入力端 (14P) となっていて例えば共通電極信号が印加される。補助容量入力電極 (14C) と補助容量電極 (11) の対向部では容量が形成され、フローティングの補助容量電極 (11) を共通として補助容量に直列結合されている。このように、補助容量入力電極 (14P) から信号を入力する構成とすることにより、層間絶縁層 (13) にコンタクトホールを形成せずに補助容量を駆動できるので、ホトエッチ工程が削減される。

【0026】また本発明では、対向基板 (20) 側にも

TFT アレイ基板 (10) 側で遮光層 (12) を抜けた表示領域の光は、回折現象などにより非表示領域に散乱される。非表示領域で電界が形成されていない部分では光が変調されず、このような透過光はコントラスト比を低下させる原因になる。これを解決するために、例えば、開口部を表示電極領域よりも相当に小さくして、変調されない光を全て遮断してしまう方法などが考えられるが、それでは開口率が低下してしまう。そのため、本発明では、TFT アレイ基板 (10) 側において表示領域外の全域に遮光層 (12) を設けるとともに、対向基板 (20) 側にも、遮光層 (12) に対向する領域に、遮光層 (12) よりも小さな遮光層 (21) を設けている。これにより、両遮光層 (12, 21) 間で回折光を反射させ、表示領域にまで導いて変調してから開口部より射出する構成としている。

【0027】また、液晶層 (30) 中の電界は、表示電

極 (14P) から共通電極 (22) へ向かってやや外側へ広がった分布となる。このため、角度の小さい回折光は透過させるようにするために、対向基板 (20) 側の開口部を TFT アレイ基板 (10) 側の開口部より大きく形成し、角度の大きな回折光のみを遮断及び反射させている。

【0028】このような液晶表示装置は次のように製造される。まず、ガラスなどの透明な基板 (10) 上に、メタルマスクなどにより周縁部の数百 μm 幅の帯域を覆いながら ITO をスパッタリングして、500~1000 Å 程度の厚さに積層する。これにより基板のほぼ全域に補助容量電極 (11) が形成される。補助容量電極 (11) は、基板製造の最終工程で大基板を切断してパネルごとに切り離した際に、切断面に露出されるのを防ぐために、切断部には電極を不在としている。即ち、補助容量電極 (11) が切断後の基板端にまでこないようにして、パネルの側面に補助容量電極 (11) が露出されるのを防ぎ、TAB 部などと接触してショートしたり静電気が入力するのが避けられる。なお、補助容量電極 (11) の位置合わせにはそれ程高い精度は必要無いので、メタルマスクを用いたバーニングを行っている。

【0029】続いて、C_r をスパッタリングにより 2000 Å 程度の厚さに積層し、これをホトエッチによりバーニングすることにより表示領域に対応した開口部を形成し、ブラックマトリクスを兼ねた遮光層 (12) を形成する。次に、SiO₂ を CVD により 7000~10000 Å の厚さに成膜して層間絶縁層 (13) を形成し、補助容量電極 (11) 及び遮光層 (12) を被覆する。補助容量は表示電極 (14P) の全域に形成して十分に大きくできるので、層間絶縁層 (13) を厚くして、補助容量電極 (11) による悪影響を低減している。即ち、遮光層 (12) とドレインライン (14L) 間及び遮光層 (12) とゲートライン (17L) 間に形

に、補助容量電極 (11) と一体的に遮光層 (12) に印加された電圧により TFT の動作が影響を受けるのを防いでいる。

【0030】次に、層間絶縁層 (13) 上に、ITO (14) をスパッタリングにより 1000 Å 程度の厚さに、N+a-Si (15N) を 200~300 Å 程度の厚さに順次積層し、これら両膜 (14, 15N) をホトエッチによりバーニングする。これにより、周囲 2~3 μm が遮光層 (12) に重複する表示電極 (14P)、表示電極 (14P) の行間にドレインライン (14L)、表示電極 (14P) と一体のソース電極 (14S)、及び、ドレインライン (14L) と一体のドレン電極 (14D)、更に基板端には補助容量入力電極 (14C) が形成される。

【0031】続いて、ソース・ドレン配線 (14) が形成された基板上に、プラズマ CVD により a-Si

(15) を $500\sim1000\text{ \AA}$ 程度の厚さに積層し、引き続き、プラズマCVDによりゲート絶縁層(16)となるSiNXを $2000\sim4000\text{ \AA}$ の厚さに積層し、次に、ゲート配線(17)となるAlをスパッタリングにより 4000 \AA 程度の厚さに積層する。このように順次積層されたAl、SiNX、a-Si、及びN+a-Siは同一のマスクを用いたエッチングにより不要な部分を除去する。これにより、ソース及びドレイン電極(14S, 14D)上にN+a-Si(15N)、a-Si(15)、ゲート絶縁層(16)及びゲート電極(17G)が積層されてTFTが形成されるとともに、a-SiとSiNXの積層体上のAlからなるゲートライン(17L)が形成される。更に、画素部表面にはポリイミドの配向膜(18)が形成されて、TFTアレイ基板が完成する。

【0032】一方の基板(20)上には、ブラックマトリクスとしてCrからなる遮光層(21)が形成される。この遮光層(21)の開口部はTFTアレイ基板(10)側の遮光層(12)の開口部に対応するとともに $10\mu\text{m}$ 程度大きく形成される。この遮光層(21)上にはITOの共通電極(22)が全面的に形成され、更に、ポリイミドの配向膜(23)が形成され対向基板となる。

【0033】この対向基板とTFTアレイ基板は周縁部でシール材(40)により互いに対向する位置関係に貼り合わされ、間隙には液晶(30)を注入して密封することにより液晶表示装置が完成する。このように本発明の液晶表示装置では、TFTアレイ基板の製造に要するマスク数は3枚で済み、コストが低い。

【0034】

【発明の効果】以上の説明から明らかな如く、本発明により、3枚のマスクにより製造が可能な液晶表示装置において、開口率の大幅上昇と補助容量の増大が同時に実現され、表示品位が向上した。特に、プロジェクションTVなどの投射型に適し、明るい画面が得られるとともに、光源からの強い光によっても電圧保持特性が低下せず、良好な表示品位が保たれる。

【図面の簡単な説明】

10 【図1】本発明の実施例に係る液晶表示装置の画素部の拡大平面図である。

【図2】図1のA-A線に沿った断面図である。

【図3】本発明の実施例に係る液晶表示装置の基板端部の平面図である。

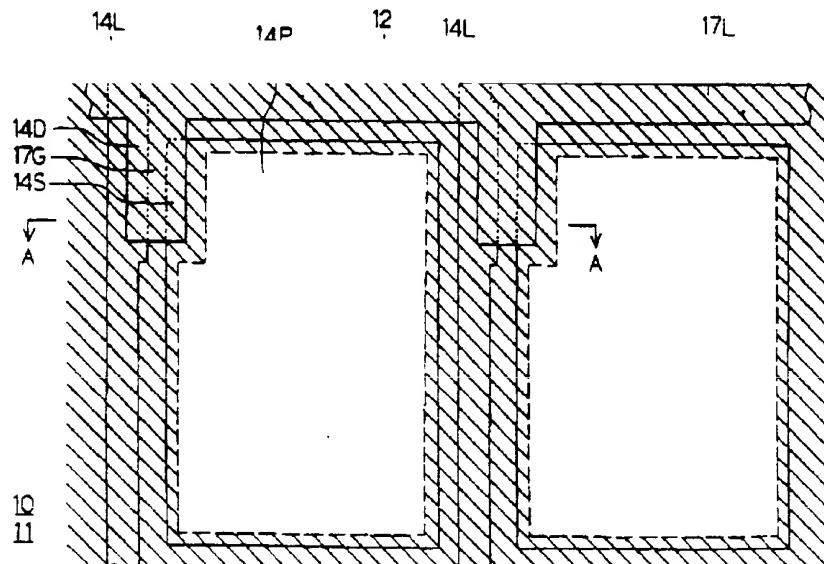
【図4】図3のB-B線に沿った断面図である。

【図5】従来の液晶表示装置の平面図と断面図である。

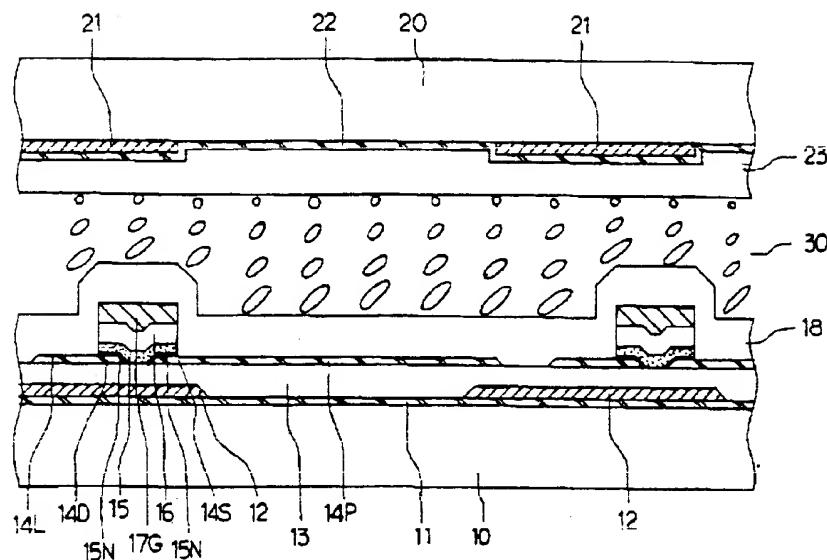
【符号の説明】

- | | |
|--------|---------------|
| 10, 20 | 基板 |
| 11 | 補助容量電極 |
| 20 | 12, 21 遮光層 |
| | 13 層間絶縁層 |
| | 14 ソース・ドレイン配線 |
| | 15 a-Si |
| | 16 ゲート絶縁層 |
| | 17 ゲート配線 |
| | 18, 23 配向膜 |
| | 22 共通電極 |
| | 30 液晶 |
| | 40 シール剤 |

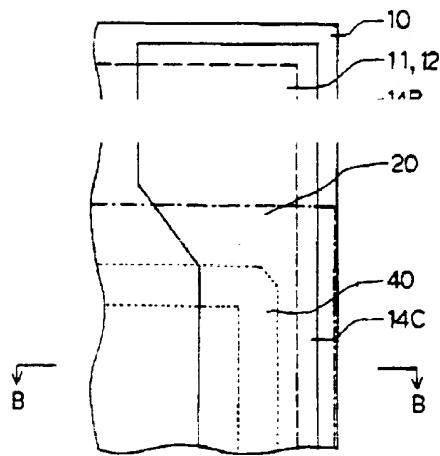
【図1】



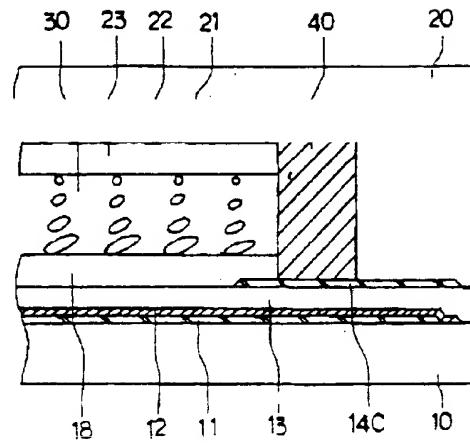
【図2】



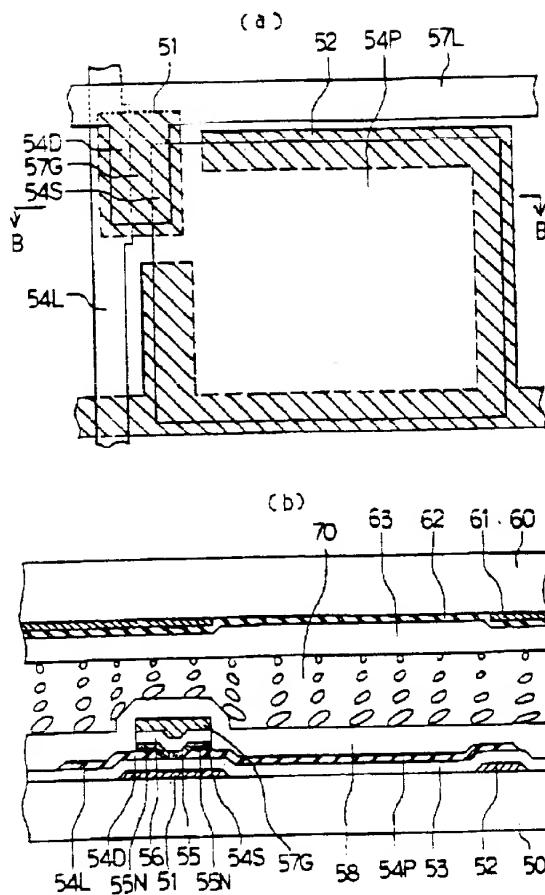
【図3】



【図4】



【図5】



フロントページの続き

H 0 1 L 21/336